



日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    3 月    5 日  
Date of Application:

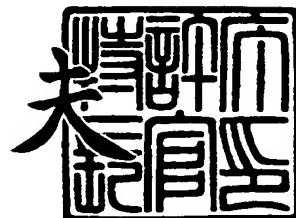
出 願 番 号                      特 願 2 0 0 3 - 0 5 8 0 9 5  
Application Number:  
[ST. 10/C] :                      [ J P 2 0 0 3 - 0 5 8 0 9 5 ]

出      願      人                      シャープ株式会社  
Applicant(s):

2 0 0 3 年 1 0 月 1 4 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 3 - 3 0 8 4 4 2 9

【書類名】 特許願

【整理番号】 02J04792

【提出日】 平成15年 3月 5日

【あて先】 特許庁長官 殿

【国際特許分類】 G08C 19/36

【発明者】

    【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

    【氏名】 清水 隆行

【発明者】

    【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

    【氏名】 村田 武士

【特許出願人】

    【識別番号】 000005049

    【氏名又は名称】 シャープ株式会社

【代理人】

    【識別番号】 100080034

    【弁理士】

    【氏名又は名称】 原 謙三

    【電話番号】 06-6351-4384

【選任した代理人】

    【識別番号】 100113701

    【弁理士】

    【氏名又は名称】 木島 隆一

【選任した代理人】

    【識別番号】 100116241

    【弁理士】

    【氏名又は名称】 金子 一郎

**【手数料の表示】****【予納台帳番号】** 003229**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 0208489**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 光受信機

【特許請求の範囲】

【請求項 1】

光信号を受信し、電気信号に変換する光電変換手段と、  
上記光電変換手段によって変換された電気信号に基づいてデジタル信号を出力する出力手段と、  
上記出力手段から出力される信号を監視し、誤動作を検出する誤動作検出手段とを備え、  
上記出力手段が、出力のスルーレートを変化させる出力スルーレート可変手段を備えているとともに、  
上記誤動作検出手段が、誤動作を検出した際に、上記出力スルーレート可変手段における伝送速度を低下させる制御を行うことを特徴とする光受信機。

【請求項 2】

上記誤動作検出手段が、出力信号のパルス幅を監視することによって誤動作の判定を行うことを特徴とする請求項 1 記載の光受信機。

【請求項 3】

上記誤動作検出手段が、出力信号に含まれる単位時間当たりのエッジの数をカウントすることによって誤動作の判定を行うことを特徴とする請求項 2 記載の光受信機。

【請求項 4】

上記誤動作検出手段が、エッジを検出するエッジ検出手段と、  
電荷を充放電する容量と、  
上記エッジ検出手段によってエッジが検出されたときに、上記容量を所定の電位に設定するようにスイッチングを行スイッチング手段と、  
上記容量に蓄積される電荷を所定の割合で充電または放電する充放電手段と、  
上記容量の出力を積分する積分回路と、  
上記積分回路の出力値と所定の値とを比較する比較手段とを備えていることを特徴とする請求項 3 記載の光受信機。

**【請求項 5】**

上記出力手段が、PチャネルMOS FETからなるトランジスタと、NチャネルMOS FETからなるトランジスタとで構成されるインバータを備えており、

上記出力スルーレート可変手段が、上記インバータと定電圧源との間に設けられる可変抵抗、および、上記インバータと接地線との間に設けられる可変抵抗によって構成されていることを特徴とする請求項 1 ないし 4 のいずれか一項に記載の光受信機。

**【請求項 6】**

上記出力手段が、PチャネルMOS FETからなるトランジスタと、NチャネルMOS FETからなるトランジスタとで構成されるインバータを備えており、

上記出力スルーレート可変手段が、上記インバータと定電圧源との間、および、上記インバータと接地線との間に設けられるMOS FETからなるトランジスタ、および、上記各トランジスタのゲートに接続される可変電圧回路によって構成されていることを特徴とする請求項 1 ないし 4 のいずれか一項に記載の光受信機。

**【請求項 7】**

上記出力手段から出力される信号を構成するフレームからプリアンプを検出するプリアンプ検出手段をさらに備え、

上記プリアンプ検出手段によってプリアンプが検出されている期間にのみ、上記誤動作検出手段が、上記出力スルーレート可変手段における出力のスルーレートを低下させる制御を行うことを特徴とする請求項 1 ないし 6 のいずれか一項に記載の光受信機。

**【請求項 8】**

上記出力手段に対して供給される電源電圧の電圧値を検出する電源電圧検出手段をさらに備え、

上記電源電圧検出手段が、電源電圧の電圧値の変動に応じて上記出力スルーレート可変手段における出力のスルーレートを制御することを特徴とする請求項 1

ないし 7 のいずれか一項に記載の光受信機。

**【請求項 9】**

光信号を受信し、電気信号に変換する光電変換手段と、  
上記光電変換手段によって変換された電気信号に基づいてデジタル信号を出力する出力手段と、

上記出力手段に対して供給される電源電圧の電圧値を検出する電源電圧検出手段とを備え、

上記出力手段が、出力のスルーレートを変化させる上記出力スルーレート可変手段を備えているとともに、

上記電源電圧検出手段が、電源電圧の電圧値の変動に応じて上記出力スルーレート可変手段における出力のスルーレートを制御することを特徴とする光受信機。

**【請求項 10】**

上記光電変換手段が、光ファイバを介してデジタルオーディオ信号を受信することを特徴とする請求項 1 ないし 8 のいずれか一項に記載の光受信機。

**【発明の詳細な説明】**

**【0001】**

**【発明の属する技術分野】**

本発明は、例えばデジタルオーディオ光ファイバリンクなどの用途に用いられる、光信号をデジタル電気信号に変換して出力する光受信機に関するものである。特に、受光素子と信号処理回路とを 1 チップに集積した、OEIC (Optoelectronic IC) と呼ばれる光電子集積回路を備えた光受信機に関するものである。

**【0002】**

**【従来の技術】**

図 11 は、典型的な従来のデジタルオーディオ光ファイバ用光受信機の概略構成を示すブロック図である。この光受信機には、光ファイバを介して送信された光信号を受信するフォトダイオード PD11 と、このフォトダイオード PD11 からの出力に応じて信号処理を行う信号処理回路とが設けられている。フォトダイオード PD11 は、光信号強度に比例した電流信号を発生する。このフォトダ

イオードPD11で検出された光電流は、アンプAMP11、抵抗Rf11、容量Cf11で構成された電流－電圧変換アンプで線形に電圧変換される。その後、容量C11によってDC成分が除去された後、DC電位を決めるために、定電圧源Vrefに接続された抵抗R11で受け、増幅回路AMP13に入力される。

#### 【0003】

また、フォトダイオードPD11とGNDとの間の寄生容量と同じ容量値の容量Cpd11が、アンプAMP12、抵抗Rf12、容量Cf12で構成された電流－電圧変換アンプに接続されている。そして、上記アンプAMP11の出力と差動になるように、容量C12、抵抗R13でDC成分が除去された後、増幅回路AMP13に入力される。このような回路構成によって、電源ラインノイズなどの同相ノイズ成分が差動回路によって除去される。

#### 【0004】

増幅回路AMP13の出力はヒステリシスコンパレータCOMP11に入力され、波形整形された後に、出力段11でHigh-Lowのデジタル信号に変換され出力される。出力段11は、Nch MOSトランジスタMN11およびPch MOSトランジスタMP11とからなるインバータによって構成されている。

#### 【0005】

上記フォトダイオードPD11および信号処理回路は1チップ上に集積される。1チップ上に集積された光受信機は、ワイヤーフレーム上に銀ペーストなどの導電性の接着材によって接着され、金ワイヤーを用いたワイヤーボンディングにより、電源ラインおよび出力端子がフレームの端子に取り出される。そして、透明のモールド樹脂によりフォトダイオードPD11上にレンズが一体整形される。

#### 【0006】

##### 【発明が解決しようとする課題】

このようなデジタル出力をもった光受信機の場合、図12に示すように、出力端子のワイヤーとフォトダイオードとの間の容量結合によって、出力の立上がり、あるいは立下がりのタイミングでフォトダイオードの寄生電流が流れることに

なる。そして、この寄生電流によって誤動作が発生し、受信感度が低下する問題がある。

#### 【0007】

フォトダイオードー出力間の寄生容量は同一チップ上にフォトダイオードと信号処理回路を集積するために、フォトダイオードと信号処理回路が別チップで構成される受信機と比較して、逆に大きくなってしまふことがある。詳しく説明すると、フォトダイオードと信号処理回路とが別チップで構成される場合と、上記の構成のように1つのチップで構成される場合とを比較した場合、後者の方が出力端子とフォトダイオードとの距離が近くなるので、後者の方が出力端子とフォトダイオードとの間の寄生容量が大きくなる。これは、2つの隣り合う導体の面積が同一の場合、寄生容量は2つの導体間の距離に反比例するからである。

#### 【0008】

そこで、同一チップ上に、上記容量 $C_{pd11}$ の代わりに、フォトダイオードと面積の等しいダミーフォトダイオードを配置する構成とすることが考えられる。ダミーフォトダイオードは、フォトダイオードとほぼ同じ面積の素子であり、カソード電位の配線で遮光されており、光信号が入射しても電流信号が出ない構成となっているものである。このような構成とすることによって、出力からの寄生電流がダミーフォトダイオードとフォトダイオードに均等に流れ込むようにすることが可能となる。この場合、同相信号成分が差動アンプにより除去されるため、誤動作を低減させることができる。

#### 【0009】

しかしながら、フォトダイオードと同面積のダミーフォトダイオードを1チップ上に集積する構成の場合、フォトダイオード面積が2倍になることによってチップ面積が大きくなってしまい、コスト的に不利になってしまう。特に、フォトカプラ用や光ディスク用のフォトダイオードと比較してフォトダイオード面積が大きいデジタルオーディオ光ファイバ用受光ICにとってはこの傾向は顕著である。

#### 【0010】

また、ダミーフォトダイオードとフォトダイオードとを同一の面積にしたとし



ても、出力端子の金ワイヤーの取出し方の相違や、ダミーフォトダイオードとフォトダイオードとの配置位置の相違などによって、両者の寄生容量が同一ではなくなる場合も考えられる。すなわち、出力ダミーフォトダイオード間および出力フォトダイオード間の寄生容量のバランスが崩れたときは、やはり誤動作の原因になる。

#### 【0011】

一方、フォトダイオード上にITO(Indium Tin Oxide)膜のような透明の導電性膜をかぶせ、電位を受信側のGND電位に接地しておく方法がある。このとき入力-出力間容量によるノイズ電流は、透明導電膜によりGNDに流れ、入力側の光信号のみをフォトダイオードで受けることにより、ノイズによる誤動作を防ぐことができる。しかし、ITO被膜用の専用のプロセス装置が必要となり、プロセスが複雑になる問題がある。また、ITO膜-フォトダイオード間の寄生容量が大きくなることによって、受信機のアンプ帯域の低下やノイズの増加を招くことになり、高速化の障害になる。

#### 【0012】

次に、出力端子からフォトダイオードへ帰還する電流について考察する。出力からフォトダイオードに帰還する電流の $I_p$ は出力フォトダイオード間の寄生容量 $C_p$ と出力の電圧の立上がり、立下がりのスルーレートが $(dV/dt)$ とした場合、

$$I_p = C_p \cdot (dV/dt) \quad (1)$$

で表される。

#### 【0013】

出力段の出力抵抗が $R_{out}$ 、出力段の容量が $C_{out}$ 、出力の電圧振幅 $V_o$ とすると、 $t=0$ から出力が立上がり始めた場合、時間 $t$ での出力の電圧の立上がり波形は次式のとおりである。

$$V = V_o(1 - \exp(-(t/(R_{out} \cdot C_{out})))) \quad (2)$$

出力段のカットオフ周波数が $f_o = 1/(2\pi \cdot R_{out} \cdot C_{out})$ であるので、上式は、
$$V = V_o(1 - \exp(-2\pi \cdot f_o \cdot t)) \quad \dots \dots \dots (3)$$

となる。

## 【 0 0 1 4 】

よって、出力のスルーレート ( $dV/dt$ ) は次式で表される。

$$(dV/dt) = V_o \cdot 2\pi \cdot f_o \cdot \exp(-2\pi \cdot f_o \cdot t) \quad (4)$$

よって、出力が立ち上がる時に、出力からフォトダイオードへ帰還する電流  $I_p$  は、式 (4) を式 (1) に代入して、

$$I_p = C_p \cdot V_o \cdot 2\pi \cdot f_o \cdot \exp(-2\pi \cdot f_o \cdot t) \quad (5)$$

で表される。ここで、出力ーフォトダイオード間の寄生容量  $C_p = 10\text{fF}$ 、出力が 出力振幅の 10% から 90% になる立上り時間  $t_r = 10\text{ns}$ 、出力振幅  $V_o$  が 3V と仮定する。この状態の出力波形を図 13 に示す。

## 【 0 0 1 5 】

時間  $t = 0$  で出力が立上り始めると仮定した場合、 $f_o = 0.35/t_r$  で表されるため、式 (5) より時間  $t$  での寄生電流  $I_p$  は、

$$I_p = (10\text{fF}) \cdot (3\text{V}) \cdot 2\pi \cdot (0.35/10\text{ns}) \cdot \exp(-2\pi \cdot (0.35/10\text{ns}) \cdot t) \quad (6)$$

になる。出力の立下りによる寄生電流は大きさは同じで、電流の流れる方向が式 (6) の逆の値をとる。式 (6) より、 $I_p$  は  $t=0$  でピークを持つことになる。

## 【 0 0 1 6 】

出力ーフォトダイオード間の寄生容量による寄生電流パルスは、図 13 に示す寄生電流波形のようになる。式 (6) より  $I_p$  は  $t=0$  でピークを持ち、

$$I_p = (10\text{fF}) \cdot (3\text{V}) \cdot 2\pi \cdot (0.35/10\text{ns}) = 6.6 \mu\text{A} \quad (7)$$

となり、ピーク電流が  $6.6\mu\text{A}$  になる。

## 【 0 0 1 7 】

デジタルオーディオの光信号の伝送速度は、等速の場合で  $5.6448\text{Mbps}$ 、倍速で  $11.2896\text{Mbps}$ 、4倍速で  $22.5792\text{Mbps}$  となる。このような信号を伝送するためには受信回路のアンプの帯域は伝送速度が上がるに従って広げる必要があり、上記寄生電流パルスによる影響が大きくなる。

## 【 0 0 1 8 】

ここで、アンプの帯域について説明しておく。一般的に、アンプのゲインの周波数特性として、周波数が上がるとその周波数のアンプのゲインが低下するという傾向がある。アンプのゲインがフラットな周波数から  $-3\text{dB}$  のゲインとなる

周波数をアンプのカットオフ周波数 ( $f_c$ ) といい、一般的にアンプの帯域は、このカットオフ周波数を指すことになる。すなわち、伝送速度を上げるためには、信号の周波数を上げる必要があり、この信号を十分に増幅させるためには、上記のようにアンプの帯域を高くする必要があることになる。

#### 【0019】

なお、式(6)から求めた寄生光電流の波形は高周波成分を含むため、この電流すべてが増幅されて誤動作の原因になるわけではない。光受信機のアンプの帯域を伝送速度(Mbps)の0.8倍に設定した場合、等速の場合4.5MHz、倍速場合9MHz、4倍速の場合18MHzとなる。上記式(6)の寄生光電流パルス波形をカットオフ周波数がそれぞれ4.5MHz、9MHz、18MHzのローパスフィルタに通した場合、回路シミュレータによれば、ピーク電流はそれぞれ、 $0.627\mu A$ 、 $1.602\mu A$ 、 $1.686\mu A$ となり、この電流が増幅され誤動作の原因となる。

#### 【0020】

デジタルオーディオ光ファイバ用受信機の最小受信感度は-27dBm~-24dBmであり、このときに信号により流れるフォトダイオード電流は $0.5\sim 1\mu A$ 程度である。すなわち、上記の出力-フォトダイオード間の寄生電流の影響が無視できないほど大きいことがわかる。

#### 【0021】

またアンプの帯域が広いほど、高周波成分の信号を増幅させることが可能となるので、高周波である寄生電流のピーク電流を増幅させてしまうことになる。すなわち、アンプの帯域が広いほど寄生電流が大きくなるため、寄生電流パルスによる誤動作は伝送速度が速い受信機の方が発生しやすくなる。

#### 【0022】

一方、電源電圧が高くなると、出力段11におけるNch MOSおよびPch MOSのインバータのオン抵抗が低下し出力抵抗が下がることになる。以下にこのことについて説明する。

#### 【0023】

MOSトランジスタのドレイン電流 $I_D$ は、
$$I_D = K(V_{gs} - V_t)^2(1 + \lambda V_{ds}) \quad (8)$$

なる式で表される。ここで、 $K$ :トランスコンダクタンス係数、 $V_t$ :しきい電圧、 $V_{gs}$ :ゲート・ソース間電圧、 $V_{ds}$ :ドレイン・ソース間電圧、 $\lambda$ :チャネル長変調係数である。

#### 【0024】

出力段の  $Nch$  MOS と  $Pch$  MOS のインバータ接続の場合、 $V_{gs}=V_{ds}=V_{cc}$ (電源電圧)となるため、ドレイン電流は、

$$I_D = K(V_{cc} - V_t)^2(1 + \lambda V_{cc}) \quad (9)$$

となる。よって MOS の抵抗  $R$  は  $V_{cc}/I_D$  で表されるため、

$$R = V_{cc}/I_D = V_{cc}/(K(V_{cc} - V_t)^2(1 + \lambda V_{cc})) \quad (10)$$

となる。この式を見れば、電源電圧が上がると出力抵抗  $R$  が低下することがわかる。

#### 【0025】

以上のように、電源電圧が上がることによって出力段 11 における出力抵抗が下がると、立上がり時間  $t_r$ 、立下がり時間  $t_f$  が早くなり出力振幅も大きくなってしまう。よって、寄生電流  $I = C \times (dV/dt)$  の  $(dV/dt)$  が大きくなり、誤動作しやすくなる。また、電源電圧が 3V で誤動作しないように調整したとしても、電源電圧が 5V 時に  $t_r, t_f$  が短くなり、出力振幅が増加することにより、寄生電流が大きくなり誤動作してしまうことになる。また、電源電圧が 5V で誤動作しないように  $t_r, t_f$  をあわせ込んだ場合、電源電圧が 3V になると  $t_r, t_f$  が遅くなり、伝送できる信号の速度が制限されてしまうことになり、動作電源電圧範囲の広い、高速のデジタル出力受信機を実現するのは困難である。

#### 【0026】

本発明は上記の問題点を解決するためになされたもので、その目的は、光信号をデジタル電気信号に変換して出力する光受信機において、フォトダイオードなどの光電変換手段と出力との間に生じる寄生電流による出力信号に対する悪影響を抑制することのできる光受信機を提供することにある。

#### 【0027】

##### 【課題を解決するための手段】

上記の課題を解決するために、本発明に係る光受信機は、光信号を受信し、電

気信号に変換する光電変換手段と、上記光電変換手段によって変換された電気信号に基づいてデジタル信号を出力する出力手段と、上記出力手段から出力される信号を監視し、誤動作を検出する誤動作検出手段とを備え、上記出力手段が、出力のスルーレートを変化させる出力スルーレート可変手段を備えているとともに、上記誤動作検出手段が、誤動作を検出した際に、上記出力スルーレート可変手段における出力のスルーレートを低下させる制御を行うことを特徴としている。

#### 【0028】

上記の構成では、光電変換手段によって受信した光信号が電気信号に変換されるとともに、出力手段によって、デジタル信号として出力されるようになっている。ここで、光電変換手段と出力手段との距離が比較的近い場合には、両者の間に寄生容量が生じることがあり、この寄生容量によって寄生電流が生じることがある。このような寄生電流が出力信号に重畳されると、正常なデジタル信号を出力することができなくなり、ジッタなどが発生することになる。

#### 【0029】

これに対して、上記の構成によれば、誤動作検出手段によって、出力手段から出力される信号に誤動作が検出されると、誤動作検出手段は、出力スルーレート可変手段における出力のスルーレートを低下させる制御を行うようになっている。

#### 【0030】

出力のスルーレートを低下させると、前記したように、出力とフォトダイオード間の寄生電流が減少するため、出力信号におけるジッタや誤動作を低減することが可能となる。

#### 【0031】

また、本発明に係る光受信機は、上記の構成において、上記誤動作検出手段が、出力信号のパルス幅を監視することによって誤動作の判定を行う構成としてもよい。

#### 【0032】

寄生電流によって出力信号に誤動作が含まれる場合、誤動作が発生するため、正常状態での伝送信号におけるパルス幅よりも短い幅のパルスが生じることにな

る。よって、上記の構成のように、出力信号のパルス幅を監視すれば、的確に出力信号の誤動作を検出することができる。

#### 【0033】

また、本発明に係る光受信機は、上記の構成において、上記誤動作検出手段が、出力信号に含まれる単位時間当たりのエッジの数をカウントすることによって誤動作の判定を行う構成としてもよい。

#### 【0034】

寄生電流によって出力信号に誤動作が含まれる場合、正常状態での伝送信号に含まれる単位時間当たりのエッジの数よりも多くのエッジの数が出力信号に含まれることになる。つまり、単位時間当たりのエッジの数をカウントすることは、出力信号のパルス幅を監視することと等価になる。よって、上記の構成のように、出力信号に含まれる単位時間当たりのエッジの数をカウントすれば、的確に出力信号の誤動作を検出することができる。

#### 【0035】

また、本発明に係る光受信機は、上記の構成において、上記誤動作検出手段が、エッジを検出するエッジ検出手段と、電荷を充放電する容量と、上記エッジ検出手段によってエッジが検出されたときに、上記容量を所定の電位に設定するようにスイッチングを行スイッチング手段と、上記容量に蓄積される電荷を所定の割合で充電または放電する充放電手段と、上記容量の出力を積分する積分回路と、上記積分回路の出力値と所定の値とを比較する比較手段とを備えている構成としてもよい。

#### 【0036】

上記の構成によれば、エッジ検出手段によって出力信号のエッジが検出されると、容量は所定の電位に設定されることになる。そして、エッジが検出されていない期間において、容量は、充放電手段によって一定の割合で充電あるいは放電させられることになる。したがって、エッジの検出頻度に応じて、容量の出力が変化することになる。

#### 【0037】

よって、積分回路の出力値は、エッジの検出頻度に応じて変化することになる

ので、比較回路によって積分回路の出力値の大きさを検出することによって、出力信号に含まれる単位時間当たりのエッジの数をカウントすることが可能となる。すなわち、上記の構成によれば、比較的簡素な構成によって、出力信号に誤動作が生じているか否かを判断する構成を実現することが可能となる。

#### 【0038】

また、本発明に係る光受信機は、上記の構成において、上記出力手段が、PチャネルMOS FETからなるトランジスタと、NチャネルMOS FETからなるトランジスタとで構成されるインバータを備えており、上記出力スルーレート可変手段が、上記インバータと定電圧源との間に設けられる可変抵抗、および、上記インバータと接地線との間に設けられる可変抵抗によって構成されている構成としてもよい。

#### 【0039】

上記の構成によれば、可変抵抗の抵抗値を上げれば、出力のスルーレートを低減することが可能となる。すなわち、誤動作検出手段が誤動作を検出した場合に、誤動作検出手段が上記可変抵抗の抵抗値を上げるように制御を行えば、出力のスルーレートを低下させ誤動作を低減させることができる。

#### 【0040】

また、本発明に係る光受信機は、上記の構成において、上記出力手段が、PチャネルMOS FETからなるトランジスタと、NチャネルMOS FETからなるトランジスタとで構成されるインバータを備えており、上記出力スルーレート可変手段が、上記インバータと定電圧源との間、および、上記インバータと接地線との間に設けられるMOS FETからなるトランジスタ、および、上記各トランジスタのゲートに接続される可変電圧回路によって構成されている構成としてもよい。

#### 【0041】

上記の構成によれば、可変電圧回路の電圧値を変化させれば、出力のスルーレートを変化させることが可能となる。すなわち、誤動作検出手段が誤動作を検出した場合に、誤動作検出手段が上記可変電圧回路の電圧値を制御すれば、出力のスルーレートを変化させることができる。

**【0042】**

また、本発明に係る光受信機は、上記の構成において、上記出力手段から出力される信号を構成するフレームからプリアンプルを検出するプリアンプル検出手段をさらに備え、上記プリアンプル検出手段によってプリアンプルが検出されている期間にのみ、上記誤動作検出手段が、上記出力スルーレート可変手段における出力のスルーレートを低下させる制御を行う構成としてもよい。

**【0043】**

上記の構成によれば、プリアンプルが出力されている際にのみ出力のスルーレートが変化され、プリアンプル以外、すなわちデータ領域などにおいては出力のスルーレートが変化されないようになる。

**【0044】**

ここで、信号伝送時において、フレーム内のデータ領域が出力されている期間で出力のスルーレートを変化させてしまうと、パルスの立上がり、立下がりのエッジがずれてしまうことが考えられる。このようなパルスにおけるエッジのずれは、ジッタを引き起こすことになる。すなわち、フレーム内のデータ領域が出力されている期間でスルーレートを変化させることが頻繁に行われると、ジッタの増大によって、オーディオデータである場合には音質の劣化を引き起こすことになる。

**【0045】**

これに対して、上記の構成によれば、プリアンプルが出力されている際にのみ出力のスルーレートが変化されるので、上記のジッタの発生に伴う問題を解消することができる。よって、送信されているデータがオーディオデータである場合、クオリティの高い音質のオーディオデータを伝送することが可能となる。

**【0046】**

また、本発明に係る光受信機は、上記の構成において、上記出力手段に対して供給される電源電圧の電圧値を検出する電源電圧検出手段をさらに備え、上記電源電圧検出手段が、電源電圧の電圧値の変動に応じて上記出力スルーレート可変手段における出力のスルーレートを制御する構成としてもよい。

**【0047】**



出力手段に対して供給される電源電圧の電圧値が変動すると、前記したように、出力手段における出力抵抗が変動し、寄生電流による影響が大きくなることもある。上記の構成によれば、電源電圧検出手段によって、電源電圧の電圧値の変動が検出されると、電源電圧検出手段は、出力スルーレート可変手段における出力のスルーレートの制御を行うようになっている。よって、出力信号に重畳される寄生電流を低減することが可能となるので、出力信号におけるジッタを低減することが可能となる。

#### 【0048】

また、本発明に係る光受信機は、光信号を受信し、電気信号に変換する光電変換手段と、上記光電変換手段によって変換された電気信号に基づいてデジタル信号を出力する出力手段と、上記出力手段に対して供給される電源電圧の電圧値を検出する電源電圧検出手段とを備え、上記出力手段が、出力信号の出力のスルーレートを変化させる出力スルーレート可変手段を備えているとともに、上記電源電圧検出手段が、電源電圧の電圧値の変動に応じて上記出力スルーレート可変手段における出力のスルーレートを制御することを特徴としている。

#### 【0049】

上記の構成では、光電変換手段によって受信した光信号が電気信号に変換されるとともに、出力手段によって、デジタル信号として出力されるようになっている。ここで、出力手段に対して供給される電源電圧の電圧値が変動すると、前記したように、出力手段における出力抵抗が変動し、寄生電流による影響が大きくなることもある。このような寄生電流が出力信号に重畳されると、正常なデジタル信号を出力することができなくなり、ジッタなどが発生することになる。

#### 【0050】

これに対して、上記の構成によれば、電源電圧検出手段によって、電源電圧の電圧値の変動が検出されると、電源電圧検出手段は、出力スルーレート可変手段における出力のスルーレートの制御を行うようになっている。

#### 【0051】

伝送速度を低下させない範囲で、出力のスルーレートを低下させることにより、出力とフォトダイオード間の寄生電流が減少する。したがって、出力信号に重

畳される寄生電流を低減することが可能となるので、出力信号におけるジッタを低減することが可能となる。

#### 【0052】

また、本発明に係る光受信機は、上記の構成において、上記光電変換手段が、光ファイバを介してデジタルオーディオ信号を受信する構成としてもよい。

#### 【0053】

上記の構成によれば、光ファイバを介して送信されたデジタルオーディオ信号を、ジッタなどの発生がない良質なデジタル電気信号に変換することが可能となる。よって、音質の優れたオーディオデジタル信号を出力することができる光受信機を提供することが可能となる。

#### 【0054】

#### 【発明の実施の形態】

本発明の実施の一形態について図1ないし図10に基づいて説明すれば、以下のとおりである。

#### 【0055】

図1は、本実施形態に係る光受信機の概略構成を示す回路図である。この光受信機には、光ファイバを介して送信された光信号を受信するフォトダイオード（光電変換手段）PD1と、このフォトダイオードPD1からの出力に応じて信号処理を行う信号処理回路とが設けられている。フォトダイオードPD1と信号処理回路とは、1チップ上に集積されており、光電子集積回路（OEIC）を形成している。

#### 【0056】

#### （光受信機の回路構成）

まず、上記光受信機の回路構成について説明する。フォトダイオードPD1からの出力は、アンプAMP1の入力に接続されている。このアンプAMP1に対しては、容量Cf1および抵抗Rf1が並列に接続されている。そして、アンプAMP1の出力は、容量C1に接続されている。

#### 【0057】

一方、フォトダイオードPD1とGNDとの間の寄生容量と同じ容量値となる

容量  $C_{pd2}$  が設けられており、この一方の端子が、アンプ AMP 2 の入力に接続されている。このアンプ AMP 2 に対しては、容量  $C_{f2}$  および抵抗  $R_{f2}$  が並列に接続されている。そして、アンプ AMP 2 の出力は、容量  $C_2$  に接続されている。

#### 【0058】

容量  $C_1$  および  $C_2$  は、それぞれ抵抗  $R_1$  および  $R_2$  を介して定電圧源  $V_{ref}$  に接続されているとともに、それぞれ増幅回路 AMP 3 に接続されている。増幅回路 AMP 3 の出力は、ヒステリシスコンパレータ COMP 1 に接続されており、ヒステリシスコンパレータ COMP 1 の出力は、スルーレート可変出力段 1 に接続されている。スルーレート可変出力段（出力手段）1 は、誤動作検出回路（誤動作検出手段）2 によってスルーレートが変化されるようになっている。スルーレート可変出力段 1 の出力は、光受信機の出力  $V_{out}$  として出力される。フォトダイオード PD 1 から出力  $V_{out}$  までの回路構成が、上記信号処理回路に相当する。

#### 【0059】

（光受信機における動作）

次に、上記光受信機における動作について説明する。フォトダイオード PD 1 は、光信号強度に比例した電流信号を発生する。フォトダイオード PD 1 で検出された光電流はアンプ AMP 1、抵抗  $R_{f1}$ 、容量  $C_{f1}$  で構成された電流－電圧変換アンプで線形に電圧変換され、容量  $C_1$  により DC 成分が除去される。その後、定電圧源  $V_{ref}$  に接続された抵抗  $R_1$  を介して DC 電位が決定され、AMP 3 に入力される。

#### 【0060】

一方、フォトダイオードと GND との間の寄生容量と同じ容量値の容量  $C_{pd2}$  がアンプ AMP 2、抵抗  $R_{f2}$ 、容量  $C_{f2}$  で構成された電流－電圧変換アンプに接続され、上記アンプ AMP 1 の出力と差動になるように、 $C_2$ 、 $R_2$  で DC 成分を除去された後、増幅回路 AMP 3 に入力される。

#### 【0061】

増幅回路 AMP 3 の出力は、ヒステリシスコンパレータ COMP 1 に入力され

、波形整形され、スルーレート可変出力段 1 で High-Low のデジタル信号に変換され出力される。ここで、増幅回路 AMP 3 およびヒステリシスコンパレータ COMP 1 について説明しておく。増幅回路 AMP 3 は、信号振幅を増幅する機能を有している。図 1 では、増幅回路 AMP 3 として一段のアンプのみを示しているが、実際には 2 ～ 3 段のアンプを直列に接続することもある。ヒステリシスコンパレータ COMP 1 は、増幅された信号をあるスレッショレベルで切ることによって波形整形を行うものである。このヒステリシスコンパレータ COMP 1 は、ヒステリシスとなっているので、信号がスレッショレベルを横切るときにチャタリングなどの誤動作を防止することができるようになっている。

#### 【 0 0 6 2 】

スルーレート可変出力段 1 の出力には、誤動作検出回路 2 の入力 that 接続されている。出力に誤動作が発生した場合、誤動作検出回路 2 がこれを検知し、検知結果に基づいて、誤動作検出回路 2 が、スルーレート可変出力段 1 の出力のスルーレート ( $dV/dt$ ) を信号が伝送できる範囲で低下させる制御を行う。これにより、出力からフォトダイオード PD 1 への寄生電流が低減され、誤動作が防止される。

#### 【 0 0 6 3 】

ここで、上記した信号が伝送できる範囲でスルーレート ( $dV/dt$ ) を低下させる、ということについて説明する。例えば 2 5 M b p s の信号を伝送しようとした場合、最小のパルス幅は 4 0 n s となる。よって、信号の立上がり、立下がり時間が 2 0 n s の場合には、パルスにフラットな部分が 2 0 n s できるので、信号が伝送できることになる。一方、信号の立上がり、立下がり時間が 4 0 n s 以上になった場合には、信号が三角波となってしまう、正常なパルス信号とはならないことになるので、信号が伝送できないことになる。すなわち、信号が伝送できる範囲のスルーレートとは、信号の立上がり、立下がり時間を考慮した上で、信号が正常なパルス信号となるようなスルーレートとなる。

#### 【 0 0 6 4 】

(誤動作検出回路の構成)

図 4 は、誤動作検出回路 2 の概略構成を示すブロック図である。同図に示すよ

うに、誤動作検出回路 2 は、エッジ検出回路（エッジ検出手段） 3、エッジカウント回路 4、およびエッジ数比較回路（比較手段） 5 を備えた構成となっている。エッジ検出回路 3 は、スルーレート可変出力段 1 からの出力信号に含まれる立上がりおよび立下がりのエッジを検出する回路である。エッジカウント回路 4 は、エッジ検出回路 3 によって検出されたエッジの単位時間当たりの数をカウントする回路である。エッジ数比較回路 5 は、エッジカウント回路 4 によってカウントされた数と、最大伝送時に誤動作が起きないと仮定した場合のエッジの単位時間当たりの数とを比較する回路である。

#### 【0065】

エッジ数比較回路 5 において、検出されたエッジの単位時間当たりの数が、最大伝送時に誤動作が起きないと仮定した場合のエッジの単位時間当たりの数よりも大きくなったと判定された場合、出力の誤動作が発生したと判断し、スルーレート可変出力段 1 における出力のスルーレートを低下させるように制御を行うようになっている。例えば、伝送速度が 25 Mbps の場合、信号の周波数は 12.5 MHz となるので、エッジの数は 1 周期で立上がりと立下がりとの 2 回あることを考慮すると、エッジの単位時間当たりの数は、 $12.5 \times 10^6 \times 2 = 25 \times 10^6$  となる。

#### 【0066】

図 5 は、図 4 に示す誤動作検出回路 2 を具体的に構成する場合の一実施例を示している。同図に示すように、エッジカウント回路 4 は、スイッチ SW1、容量 C4、および積分回路 4A によって構成されている。また、エッジ数比較回路 5 は、コンパレータ COMP5 によって構成されている。

#### 【0067】

エッジ検出回路 3 によってエッジが検出されると、スイッチ（スイッチング手段） SW1 が ON 状態となり、これによって容量 C4 に対して充電電流  $I_j$  によって急速に充電される。一方、容量 C4 に充電された電荷は、ある一定の放電電流  $I_f$  によって放電されるようになっている。

#### 【0068】

そして、容量 C4 の電位を積分回路 4A が積分することにより、誤動作を検知

するようになっている。これは、誤動作がない場合に比べて、誤動作がある場合には、積分回路 4 A の出力の電位が高くなることを利用している。図 6 は、出力に誤動作がない場合と誤動作がある場合とについて、スルーレート可変出力段 1 の出力波形、容量 C 4 による充放電回路の出力波形、および積分回路 4 A の出力波形をそれぞれ示している。

#### 【0069】

出力に誤動作がない場合には、スルーレート可変出力段 1 の出力波形は、パルスの立上がりおよび立下がりにもみエッジがあり、エッジが検出されるごとに充放電回路が充電され、その後、次のエッジまで放電が行われることになる。これに対して、出力に誤動作がある場合には、スルーレート可変出力段 1 の出力波形は、正常なパルスの立上がりおよび立下がり以外にもエッジが検出されることになる。この場合、充放電回路の出力は、エッジが検出されるごとに充電されることによって比較的高い電流値を保った状態となる。したがって、積分回路 4 A の出力が、正常時に比べて高い値を示すことになる。

#### 【0070】

これを利用して、積分回路 4 A の出力電圧を、エッジ数比較回路 5 におけるコンパレータ COMP 5 によって、基準となる電圧  $V_{ref}$  と比較することによって、誤動作の検知を行うことが可能となっている。そして、エッジ数比較回路 5 による検知結果に基づいて、スルーレート可変出力段 1 の出力抵抗を可変することにより、出力のスルーレートを制御することが可能になる。

#### 【0071】

なお、図 5 に示す例では、エッジで容量 C 4 を充電し、一定の割合で放電させる構成となっていたが、逆に、エッジで容量 C 4 を急速放電し、ある一定の充電電流で容量 C 4 に電荷を充電させる構成としてもよい。すなわち、図 5 において、電流  $I_j$  および電流  $I_f$  の向きをそれぞれ逆にさせた構成としてもよい。この構成では、誤動作がある場合に積分回路 4 A の出力の電位が低くなる方向になる。この場合、出力に誤動作がない場合と誤動作がある場合とについて、スルーレート可変出力段 1 の出力波形、容量 C 4 による充放電回路の出力波形、および積分回路 4 A の出力波形を図 7 に示す。

## 【0072】

同図に示すように、出力に誤動作がない場合には、スルーレート可変出力段1の出力波形は、パルスの立上がりおよび立下がりにのみエッジがあり、エッジが検出されるごとに充放電回路が放電され、その後、次のエッジまで充電が行われることになる。これに対して、出力に誤動作がある場合には、スルーレート可変出力段1の出力波形は、正常なパルスの立上がりおよび立下がり以外にもエッジが検出されることになる。この場合、充放電回路の出力は、エッジが検出されるごとに放電されることによって比較的低い電流値を保った状態となる。したがって、積分回路4Aの出力が、正常時に比べて低い値を示すことになる。

## 【0073】

(光受信機の具体的な構成例1)

次に、上記の光受信機の具体的な構成例、特に、スルーレート可変出力段1の具体的な構成例について図2を参照しながら説明する。図2に示すように、スルーレート可変出力段1は、PチャネルMOS FETからなるトランジスタMP1と、NチャネルMOS FETからなるトランジスタMN1とで構成されるインバータを備えている。そして、トランジスタMP1と定電圧源Vccとの間、およびトランジスタMN1とGNDとの間に、それぞれ可変抵抗R3・R4が設けられている。上記インバータの出力と光受信機の出力Voutとの間に、誤動作検出回路2の入力線が引き出されており、誤動作検出回路2の出力は、可変抵抗R3・R4に接続されている。

## 【0074】

誤動作検出回路2において誤動作が検知された場合、誤動作検出回路2は、可変抵抗R3・R4の抵抗値を高くするように制御する。これにより、スルーレート可変出力段1からの出力のスルーレートが低下され、誤動作が防止される。

## 【0075】

(光受信機の具体的な構成例2)

次に、上記の光受信機の他の構成例、特に、スルーレート可変出力段1の具体的な他の構成例について図3を参照しながら説明する。図3に示すように、スルーレート可変出力段1は、PチャネルMOS FETからなるトランジスタMP

1と、NチャネルMOS FETからなるトランジスタMN1とで構成されるインバータを備えている。そして、トランジスタMP1と定電圧源Vccとの間、およびトランジスタMN1とGNDとの間に、それぞれPチャネルMOS FETからなるトランジスタMP2、およびNチャネルMOS FETからなるトランジスタMN2が設けられている。さらに、トランジスタMP2のゲートと定電圧源Vccとの間に可変電圧回路V1、トランジスタMN2のゲートとGNDとの間に可変電圧回路V2が設けられている。

#### 【0076】

誤動作検出回路2において誤動作が検知された場合、誤動作検出回路2は、可変電圧回路V1・V2の電圧値を制御する。これにより、スルーレート可変出力段1からの出力のスルーレートが低下され、誤動作が防止される。

#### 【0077】

(光受信機の具体的な構成例3)

次に、上記の光受信機のさらに他の構成例について図8を参照しながら説明する。図8に示すように、スルーレート可変出力段1は、PチャネルMOS FETからなるトランジスタMP1と、NチャネルMOS FETからなるトランジスタMN1とで構成されるインバータを備えている。そして、トランジスタMP1と定電圧源Vccとの間、およびトランジスタMN1とGNDとの間に、それぞれ可変抵抗R3・R4が設けられている。上記インバータの出力と光受信機の出力Voutとの間に、誤動作検出回路2の入力線が引き出されており、誤動作検出回路2の出力は、可変抵抗R3・R4に接続されている。ここまでの構成は、前記した構成例1と同様の構成となっている。

#### 【0078】

本構成例では、さらに、定電圧源Vccを入力とする電源電圧検出回路(電源電圧検出手段)6が設けられており、この電源電圧検出回路6は、可変抵抗R3・R4の抵抗値を制御するようになっている。

#### 【0079】

上記の構成のように、スルーレート可変出力段1がCMOSインバータ回路で構成される場合、トランジスタMP1およびトランジスタMN1のゲートに入力



される電圧は、LowレベルはGND電位、Highレベルは $V_{cc}$ 電位になる。よって、電源電圧が高くなるとMP1およびMN1のON抵抗が減少することになる。この場合、出力抵抗が低下し、出力のスルーレートが高くなり、出力振幅も大きくなるため、前記した式(5)で示すように、出力フォトダイオード間の寄生電流が増加し誤動作しやすくなる。

#### 【0080】

これに対して、上記の構成によれば、電源電圧検出回路6によって電源電圧が高くなったことが検出された場合には、電源電圧検出回路6の制御によって可変抵抗 $R_3 \cdot R_4$ の抵抗値を高くすることにより、スルーレートの増加を防ぐことが可能となる。

#### 【0081】

なお、本実施例では、電源電圧検出回路6と誤動作検出回路2とを両方備えた構成としているが、電源電圧検出回路6のみを設けた構成としても構わない。すなわち、電源電圧の変動による寄生電流の発生に対しては、上記のような電源電圧検出回路6による制御によって、寄生電流による不具合の発生を防止することが可能である。

#### 【0082】

(光受信機の具体的な構成例4)

次に、上記の光受信機のさらに他の構成例について図9を参照しながら説明する。図9に示すように、本構成例における光受信機は、スルーレート可変出力段1に対して、誤動作検出回路2による制御が行われるとともに、プリアンプ検出回路(プリアンプ検出手段)7による制御も行われるようになっている。

#### 【0083】

まず、伝送される信号がデジタルオーディオ信号である場合のデータ構造について説明する。デジタルオーディオ信号のデータ伝送フォーマットは、IEC 60958で規定されている。このデータ伝送フォーマットによるフレーム構成を図10に示す。同図に示すように、フレームの先頭部分にプリアンプと呼ばれるデータ領域があり、それに続いて実際のオーディオデータの領域がある。また、フレームの後端部分に制御信号のデータ領域がある。

## 【0084】

プリアンプルは、上記のようにフレームの先頭に設けられており、実際のオーディオデータとは関係のないデータであり、フレームの種類の分別や同期用に用いられるものである。具体的には、プリアンプルは「B」、「M」、「W」の3種類があり、1つ前のシンボルが「0」であるか「1」であるかによって次に示す表のように符号化される。

## 【0085】

【表1】

プリアンプル	先行シンボルが「1」	先行シンボルが「0」
B	00010111	11101000
M	00011101	11100010
W	00011011	11100100

## 【0086】

なお、データ部分も、次に示す表のように符号化される。

## 【0087】

【表2】

データ	先行シンボルが「1」	先行シンボルが「0」
0	00	11
1	01	10

## 【0088】

上表のように、先行シンボルに応じてバイフェーズマーク方式で各データが符号化される。具体的には、先行シンボルが「1」の場合には、データが「0」であれば「00」、データが「1」であれば「01」とし、先行シンボルが「0」の場合には、データが「0」であれば「11」、データが「1」であれば「10」となる。

## 【0089】

本構成例では、スルーレート可変出力段 1 から出力される信号をプリアンプル検出回路 7 がモニターし、現在送信されている信号がプリアンプルのデータ信号であるか否かを検出することが可能となっている。上記のフレーム構成の例で言えば、プリアンプル検出回路 7 が、モニターしている信号に「1」あるいは「0」が 3 つ連続していることを検出すれば、現在の信号がプリアンプルのデータであることを認識することができる。

#### 【0090】

そして、誤動作検出回路 2 が誤動作を検知した際に、プリアンプル検出回路 7 がプリアンプルを検出している期間でのみ、スルーレート可変出力段 1 の出力のスルーレートを変化させるように制御が行われるようになっている。

#### 【0091】

ここで、上記のように、プリアンプルの出力が行われている間でのみスルーレートを変化させることの理由について説明する。信号伝送時において、フレーム内のデータ領域が出力されている期間でスルーレートを変化させてしまうと、パルスの立上がり、立下がりのエッジがずれてしまうことが考えられる。このようなパルスにおけるエッジのずれは、ジッタを引き起こすことになる。すなわち、フレーム内のデータ領域が出力されている期間でスルーレートを変化させることが頻繁に行われると、ジッタの増大によって、オーディオデータである場合には音質の劣化を引き起こすことになる。

#### 【0092】

これに対して、上記の構成によれば、プリアンプルが出力されている際にのみスルーレートが変化され、プリアンプル以外、すなわちデータ領域などにおいてはスルーレートが変化されないようになるので、上記のジッタの発生に伴う問題を解消することができる。よって、送信されているデータがオーディオデータである場合、クオリティの高い音質のオーディオデータを伝送することが可能となる。

#### 【0093】

##### 【発明の効果】

以上のように、本発明に係る光受信機は、光信号を受信し、電気信号に変換す

る光電変換手段と、上記光電変換手段によって変換された電気信号に基づいてデジタル信号を出力する出力手段と、上記出力手段から出力される信号を監視し、誤動作を検出する誤動作検出手段とを備え、上記出力手段が、出力のスルーレートを変化させる出力スルーレート可変手段を備えているとともに、上記誤動作検出手段が、誤動作を検出した際に、上記出力スルーレート可変手段における出力のスルーレートを低下させる制御を行う構成である。

#### 【0094】

これにより、伝送速度を低下させない範囲で、出力のスルーレートを低下させることにより、出力とフォトダイオード間の寄生電流が減少し、出力信号におけるジッタを低減することが可能となるという効果を奏する。

#### 【0095】

また、本発明に係る光受信機は、上記誤動作検出手段が、出力信号のパルス幅を監視することによって誤動作の判定を行う構成としてもよい。

#### 【0096】

これにより、上記の構成による効果に加えて、出力信号のパルス幅を監視すれば、的確に出力信号の誤動作を検出することができるという効果を奏する。

#### 【0097】

また、本発明に係る光受信機は、上記誤動作検出手段が、出力信号に含まれる単位時間当たりのエッジの数をカウントすることによって誤動作の判定を行う構成としてもよい。

#### 【0098】

これにより、上記の構成による効果に加えて、単位時間当たりのエッジの数をカウントすることは、出力信号のパルス幅を監視することと等価となるので、的確に出力信号の誤動作を検出することができるという効果を奏する。

#### 【0099】

また、本発明に係る光受信機は、上記誤動作検出手段が、エッジを検出するエッジ検出手段と、電荷を充放電する容量と、上記エッジ検出手段によってエッジが検出されたときに、上記容量を所定の電位に設定するようにスイッチングを行うスイッチング手段と、上記容量に蓄積される電荷を所定の割合で充電または放電

する充放電手段と、上記容量の出力を積分する積分回路と、上記積分回路の出力値と所定の値とを比較する比較手段とを備えている構成としてもよい。

#### 【0100】

これにより、上記の構成による効果に加えて、比較的簡素な構成によって、出力信号に誤動作が生じているか否かを判断する構成を実現することが可能となるという効果を奏する。

#### 【0101】

また、本発明に係る光受信機は、上記出力手段が、PチャネルMOS FETからなるトランジスタと、NチャネルMOS FETからなるトランジスタとで構成されるインバータを備えており、上記出力スルーレート可変手段が、上記インバータと定電圧源との間に設けられる可変抵抗、および、上記インバータと接地線との間に設けられる可変抵抗によって構成されている構成としてもよい。

#### 【0102】

これにより、上記の構成による効果に加えて、誤動作検出手段が誤動作を検出した場合に、誤動作検出手段が上記可変抵抗の抵抗値を上げるように制御を行えば、出力のスルーレートを低減させることができるという効果を奏する。

#### 【0103】

また、本発明に係る光受信機は、上記出力手段が、PチャネルMOS FETからなるトランジスタと、NチャネルMOS FETからなるトランジスタとで構成されるインバータを備えており、上記出力スルーレート可変手段が、上記インバータと定電圧源との間、および、上記インバータと接地線との間に設けられるMOS FETからなるトランジスタ、および、上記各トランジスタのゲートに接続される可変電圧回路によって構成されている構成としてもよい。

#### 【0104】

これにより、上記の構成による効果に加えて、可変電圧回路の電圧値を変化させれば、出力のスルーレートを変化させることが可能となる。すなわち、誤動作検出手段が誤動作を検出した場合に、誤動作検出手段が上記可変電圧回路の電圧値を制御すれば、出力のスルーレートを変化させることができるという効果を奏する。

**【0105】**

また、本発明に係る光受信機は、上記出力手段から出力される信号を構成するフレームからプリアンプを検出するプリアンプ検出手段をさらに備え、上記プリアンプ検出手段によってプリアンプが検出されている期間にのみ、上記誤動作検出手段が、上記出力スルーレート可変手段における出力のスルーレートを低下させる制御を行う構成としてもよい。

**【0106】**

これにより、上記の構成による効果に加えて、プリアンプが出力されている際にのみ出力のスルーレートが変化されるので、上記のジッタの発生に伴う問題を解消することができる。よって、送信されているデータがオーディオデータである場合、クオリティの高い音質のオーディオデータを伝送することが可能となるという効果を奏する。

**【0107】**

また、本発明に係る光受信機は、上記出力手段に対して供給される電源電圧の電圧値を検出する電源電圧検出手段をさらに備え、上記電源電圧検出手段が、電源電圧の電圧値の変動に応じて上記出力スルーレート可変手段における出力のスルーレートを制御する構成としてもよい。

**【0108】**

これにより、上記の構成による効果に加えて、電源電圧検出手段によって、電源電圧の電圧値の変動が検出されると、電源電圧検出手段は、出力スルーレート可変手段における出力のスルーレートの制御を行うようになっている。よって、出力信号に重畳される寄生電流を低減することが可能となるので、出力信号におけるジッタを低減することが可能となるという効果を奏する。

**【0109】**

また、本発明に係る光受信機は、光信号を受信し、電気信号に変換する光電変換手段と、上記光電変換手段によって変換された電気信号に基づいてデジタル信号を出力する出力手段と、上記出力手段に対して供給される電源電圧の電圧値を検出する電源電圧検出手段とを備え、上記出力手段が、出力のスルーレートを変化させる出力スルーレート可変手段を備えているとともに、上記電源電圧検出手

段が、電源電圧の電圧値の変動に応じて上記出力スルーレート可変手段における出力のスルーレートを制御する構成である。

【0110】

これにより、電源電圧検出手段によって、電源電圧の電圧値の変動が検出されると、電源電圧検出手段は、出力スルーレート可変手段における出力のスルーレートの制御を行うようになっているので、伝送速度を低下させない範囲で出力のスルーレートを低下させることにより、出力とフォトダイオード間の寄生電流が減少することにより、出力信号におけるジッタを低減することが可能となるという効果を奏する。

【0111】

また、本発明に係る光受信機は、上記光電変換手段が、光ファイバを介してデジタルオーディオ信号を受信する構成としてもよい。

【0112】

これにより、上記の構成による効果に加えて、光ファイバを介して送信されたデジタルオーディオ信号を、ジッタなどの発生がない良質なデジタル電気信号に変換することが可能となる。よって、音質の優れたオーディオデジタル信号を出力することができる光受信機を提供することが可能となるという効果を奏する。

【図面の簡単な説明】

【図1】

本発明の一実施形態に係る光受信機の概略構成を示す回路図である。

【図2】

上記光受信機の具体的な構成例を示す回路図である。

【図3】

上記光受信機のための構成例を示す回路図である。

【図4】

誤動作検出回路の概略構成を示すブロック図である。

【図5】

上記誤動作検出回路を具体的な構成例を示す回路図である。

【図6】

出力に誤動作がない場合と誤動作がある場合とについて、スルーレート可変出力段の出力波形、容量による充放電回路の出力波形、および積分回路の出力波形をそれぞれ示す波形図である。

【図 7】

別の構成例とした場合の、出力に誤動作がない場合と誤動作がある場合とについて、スルーレート可変出力段の出力波形、容量による充放電回路の出力波形、および積分回路の出力波形をそれぞれ示す波形図である。

【図 8】

上記光受信機のさらに他の構成例を示す回路図である。

【図 9】

上記光受信機のさらに他の構成例を示す回路図である。

【図 10】

データ伝送フォーマットによるフレーム構成を示す図である。

【図 11】

従来のデジタルオーディオ光ファイバ用光受信機の概略構成を示すブロック図である。

【図 12】

上記光受信機において発生する寄生電流を説明する図である。

【図 13】

上記光受信機の出力波形および寄生電流の波形を示す波形図である。

【符号の説明】

- 1 スルーレート可変出力段（出力手段）
- 2 誤動作検出回路（誤動作検出手段）
- 3 エッジ検出回路（エッジ検出手段）
- 4 エッジカウント回路
- 4 A 積分回路
- 5 エッジ数比較回路（比較手段）
- 6 電源電圧検出回路（電源電圧検出手段）
- 7 プリアンブル検出回路（プリアンブル検出手段）



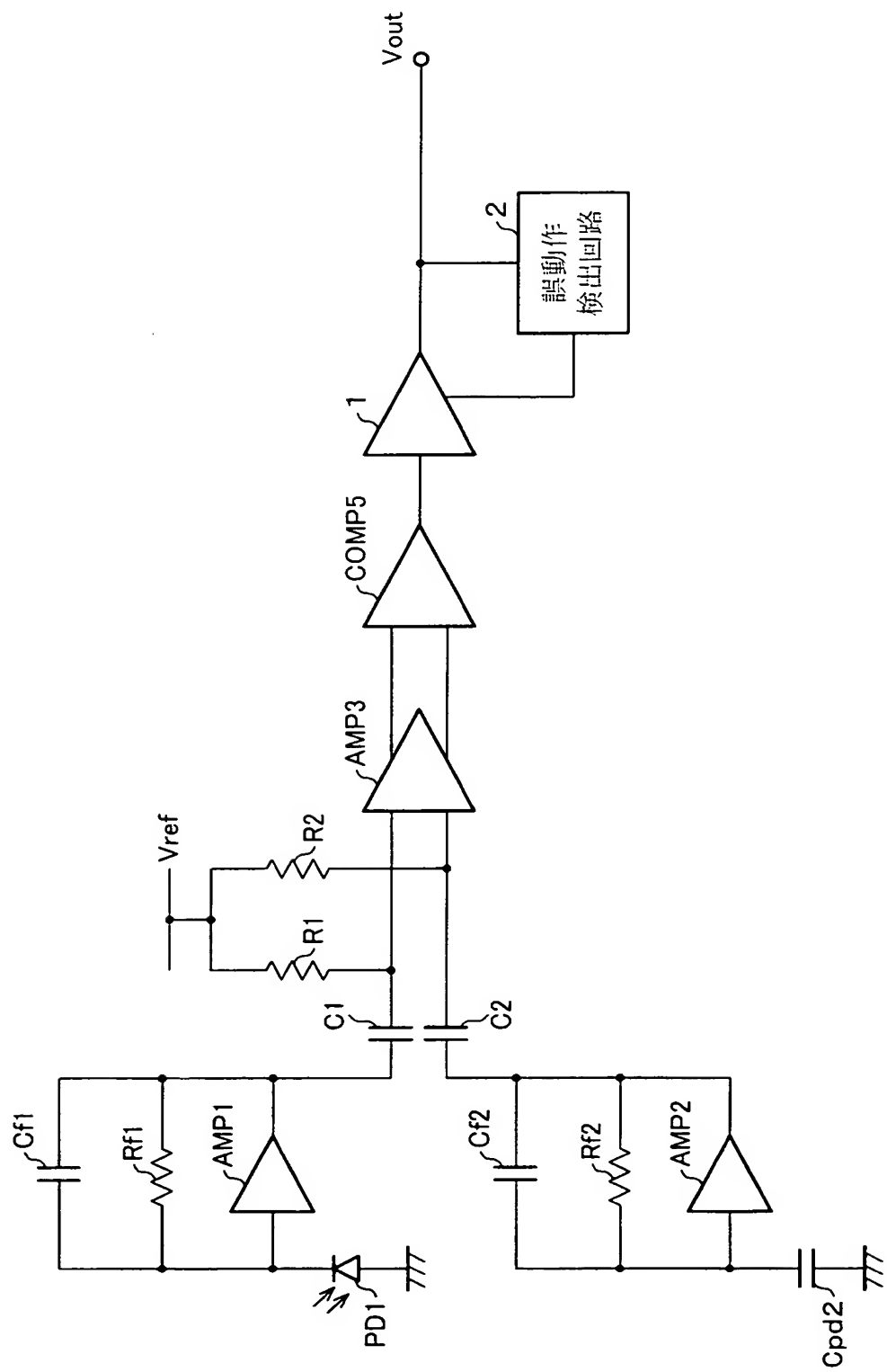
P D 1      フォトダイオード（光電変換手段）

C p d 2    容量

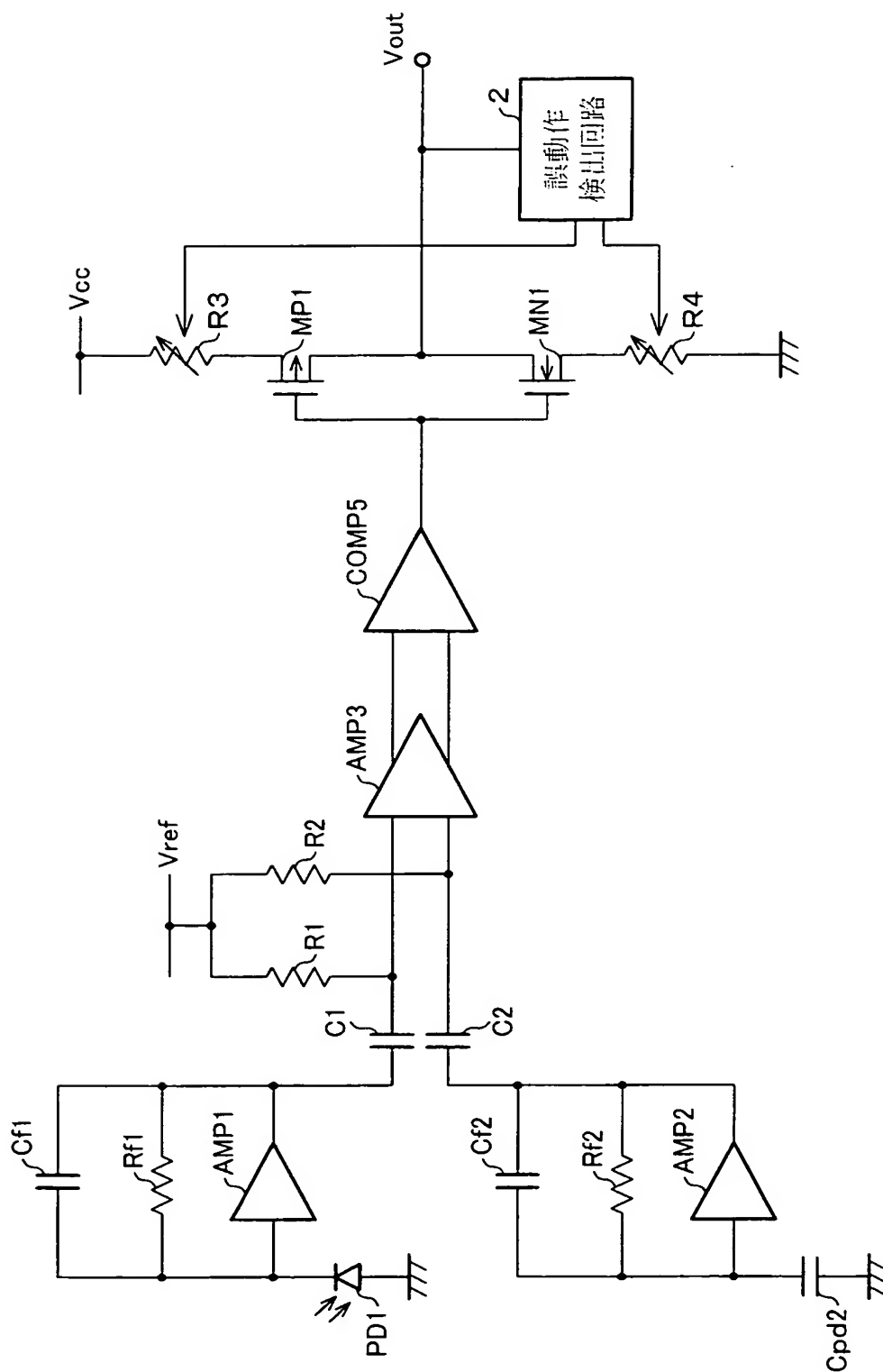
S W 1      スイッチ（スイッチング手段）

【書類名】 図面

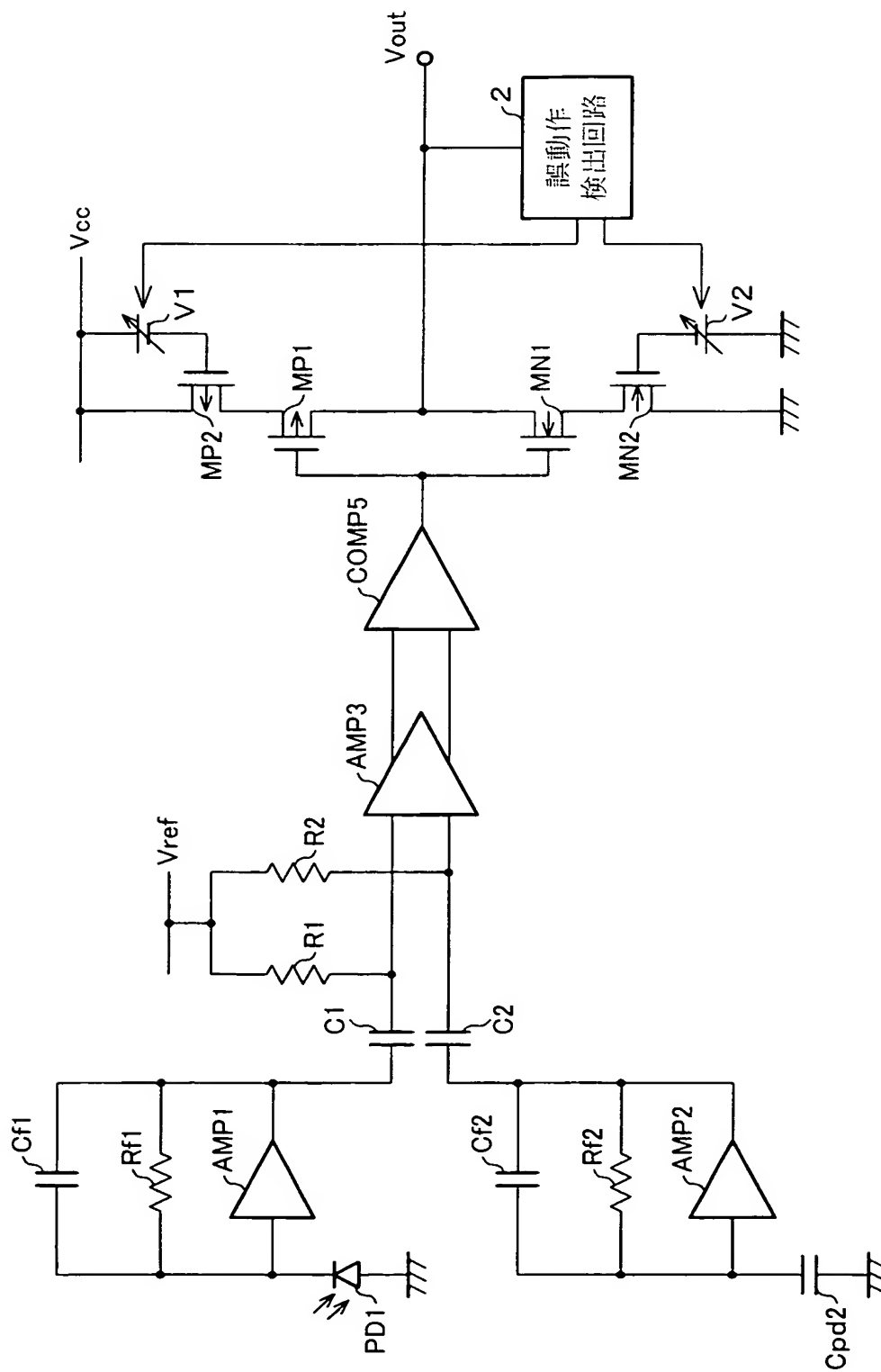
【図 1】



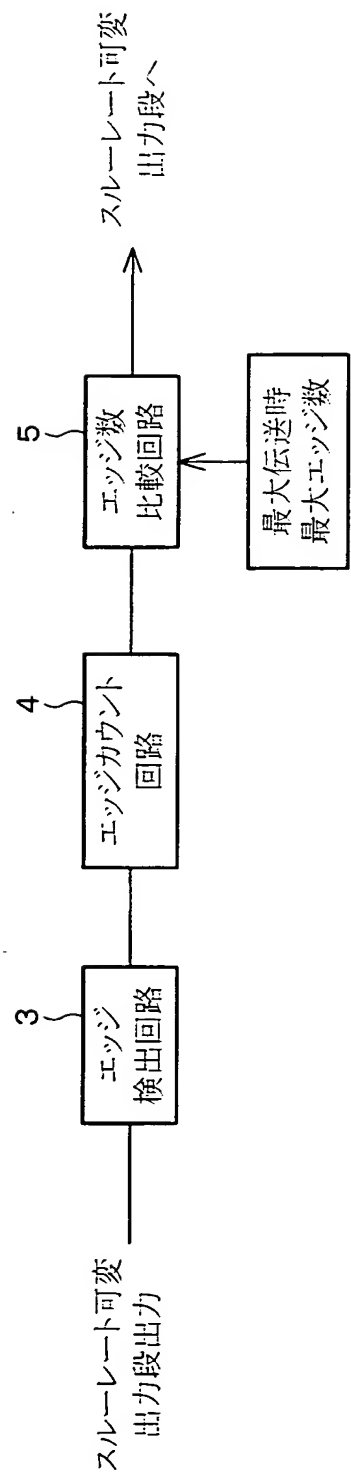
【図 2】



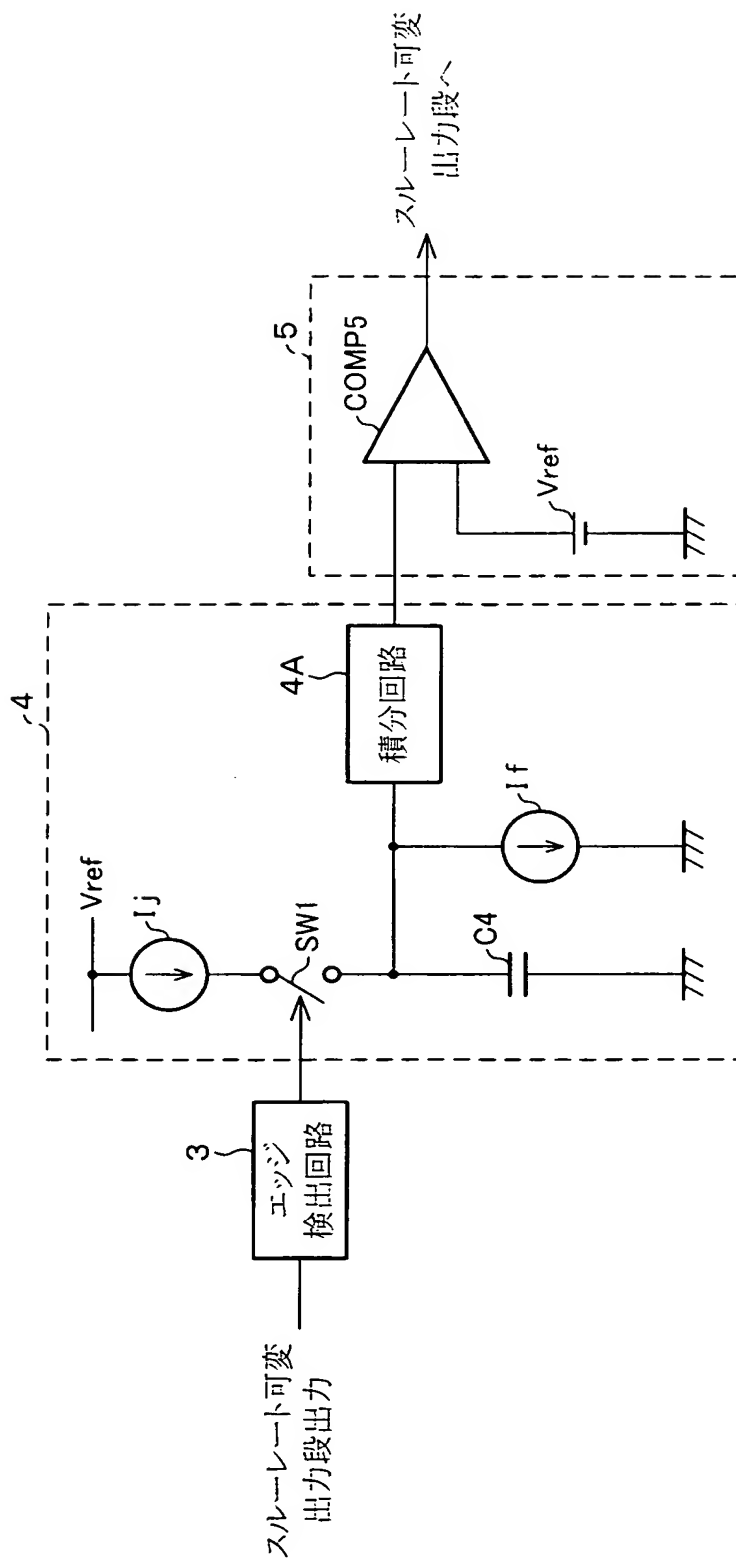
【図 3】



【図 4】

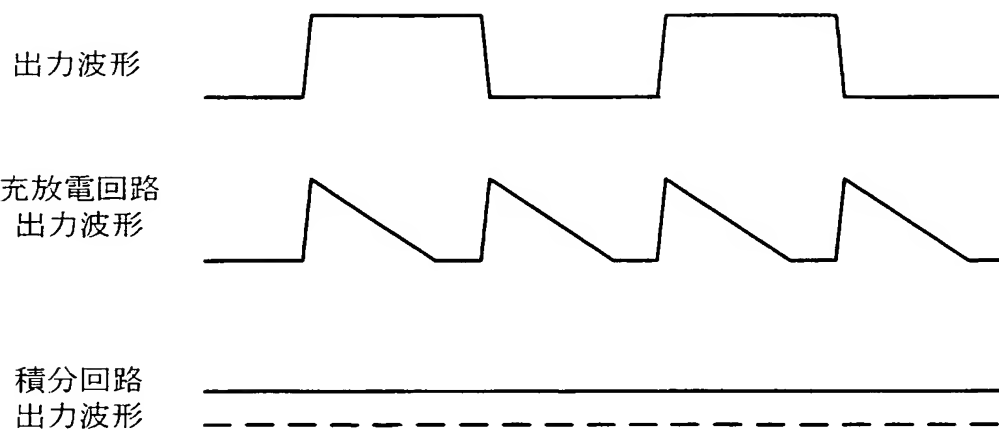


【図 5】

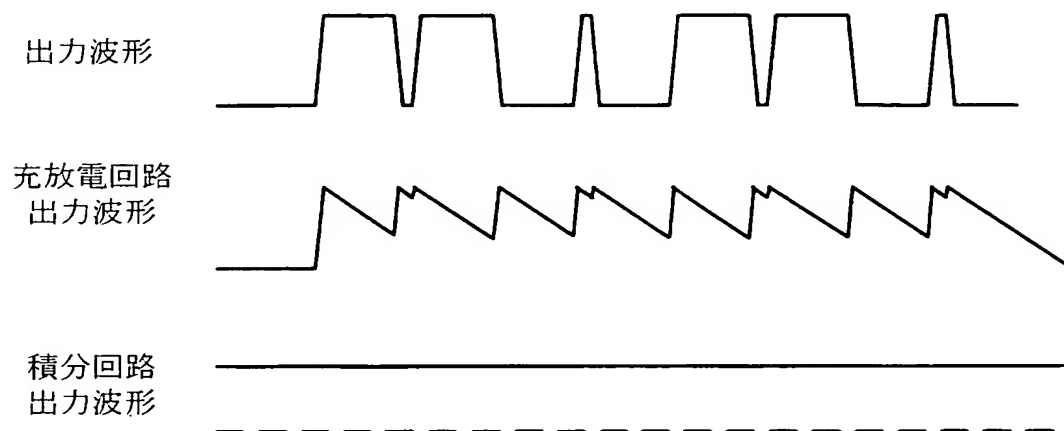


【図 6】

出力に誤動作がない場合



出力に誤動作がある場合



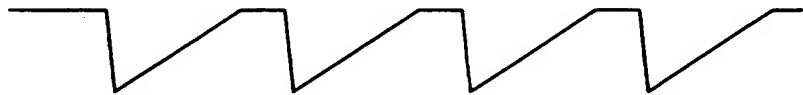
【図 7】

出力に誤動作がない場合

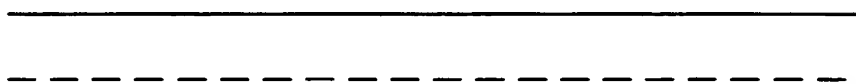
出力波形



充放電回路  
出力波形



積分回路  
出力波形



出力に誤動作がある場合

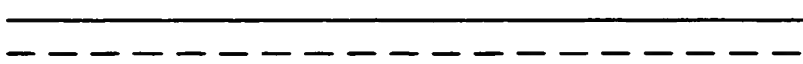
出力波形



充放電回路  
出力波形

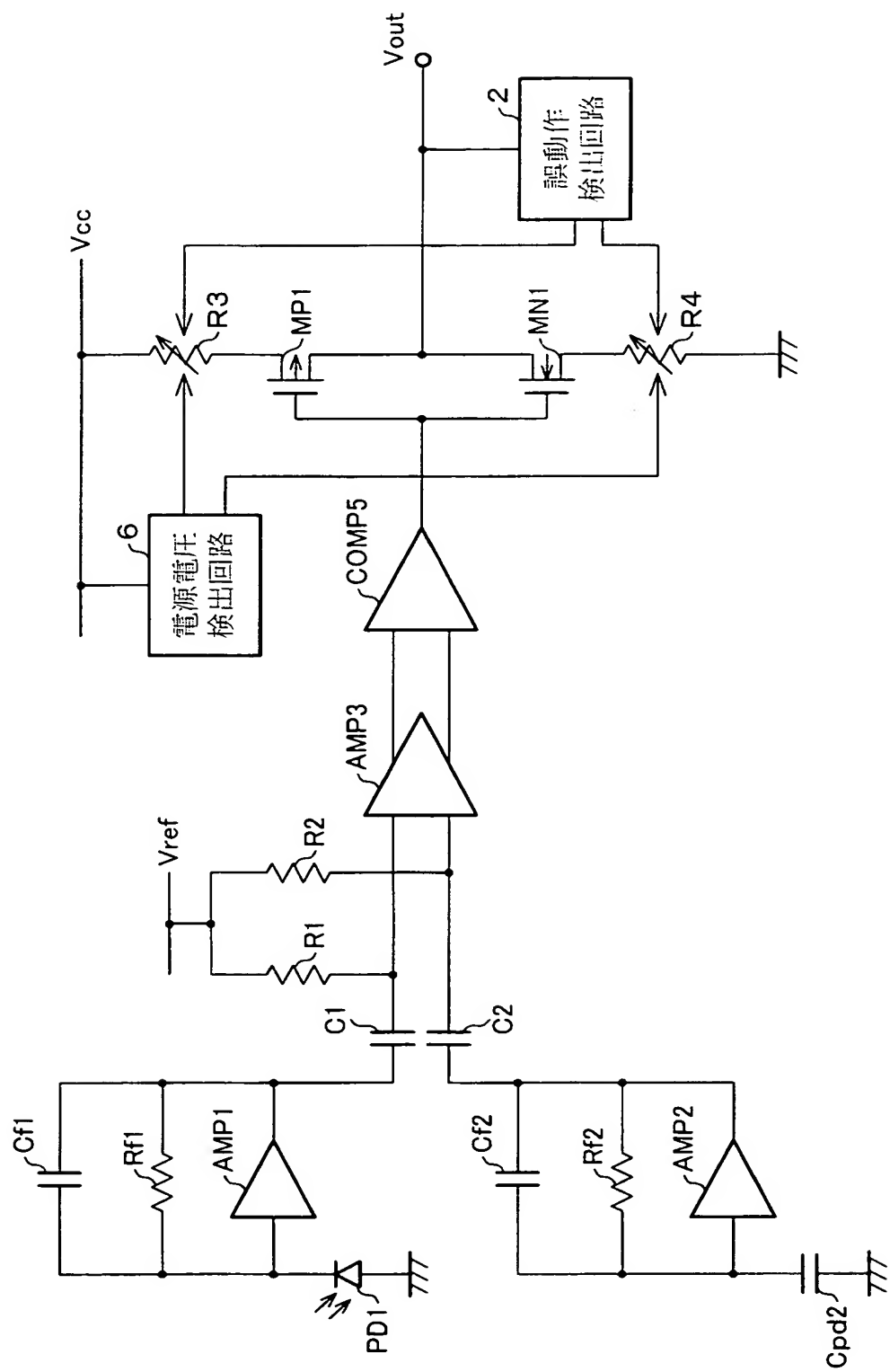


積分回路  
出力波形

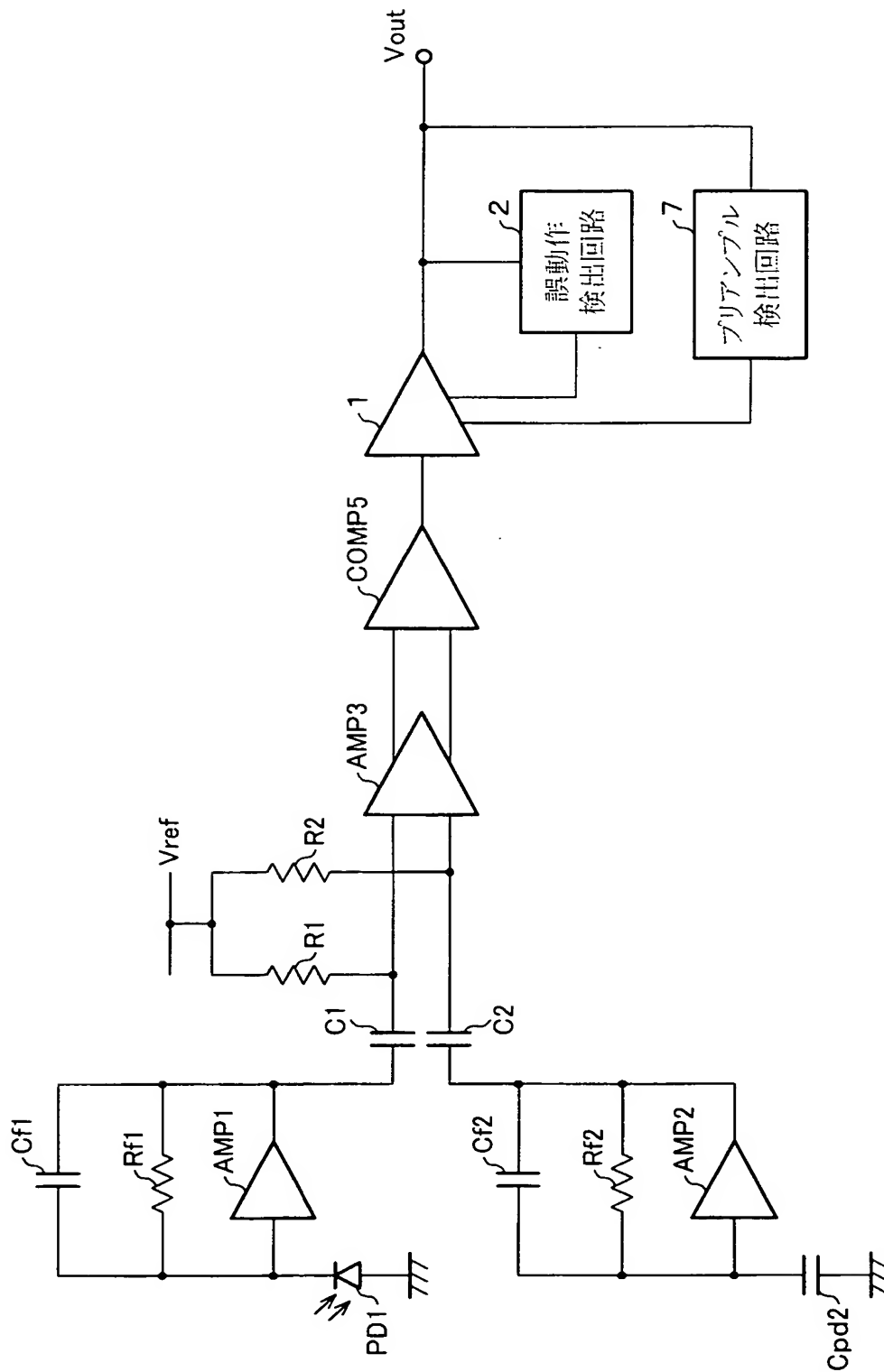




【図 8】



【図 9】

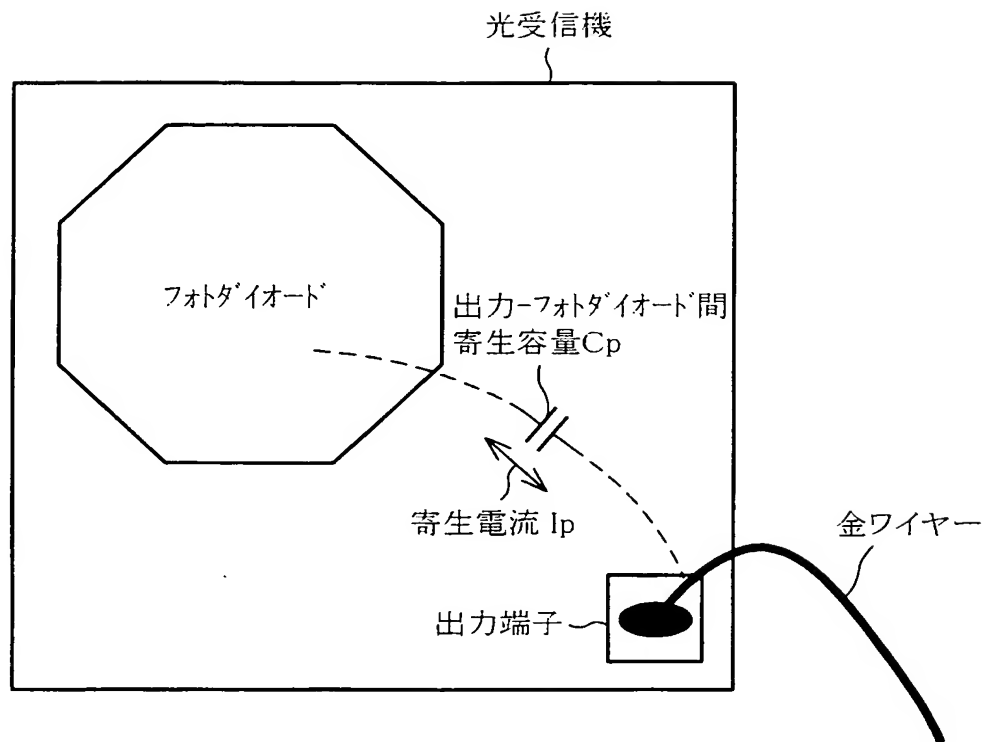


【図 1 0】

0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31
プリアップル			オーディオデータ																												制御信号

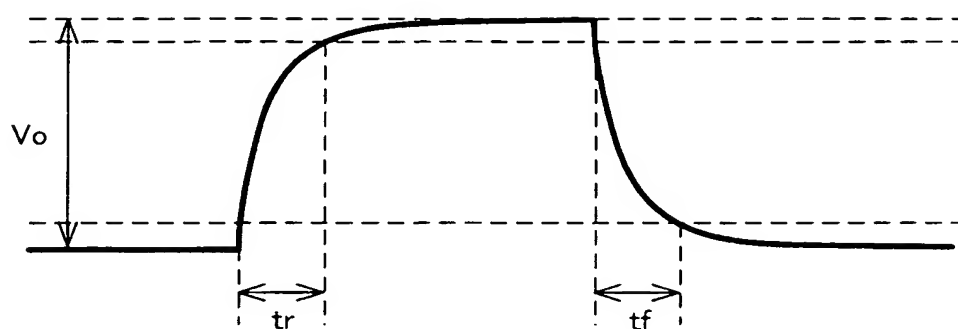


【図 12】

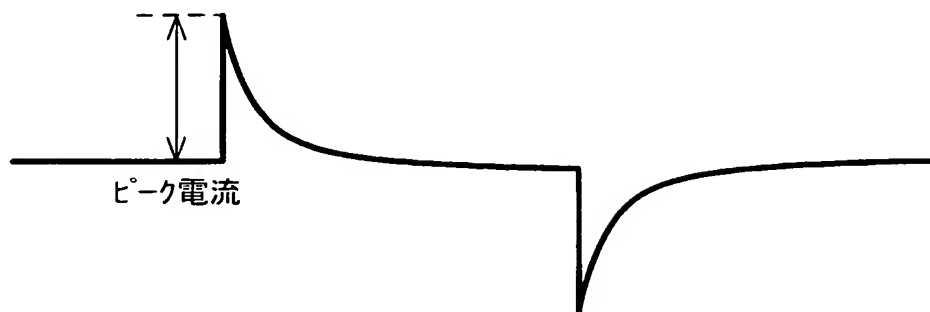


【図 13】

出力波形



寄生電流波形



【書類名】 要約書

【要約】

【課題】 光信号をデジタル電気信号に変換して出力する光受信機において、フォトダイオードなどの光電変換手段と出力との間に生じる寄生電流による出力信号に対する悪影響を抑制することのできる光受信機を提供する。

【解決手段】 スルーレート可変出力段 1 からの出力信号を監視する誤動作検出回路 2 を設ける。誤動作検出回路 2 は、出力信号に誤動作を検出すると、スルーレート可変出力段 1 における伝送速度が低下しない範囲で出力のスルーレートを低減させる制御を行う。

【選択図】 図 1

特願 2003-058095

出願人履歴情報

識別番号

[000005049]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住 所

大阪府大阪市阿倍野区長池町22番22号

氏 名

シャープ株式会社